

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-094085

(43)Date of publication of application : 06.04.2001

(51)Int.Cl.

H01L 27/14  
H04N 5/335

(21)Application number : 11-267338 (71)Applicant : NEC CORP

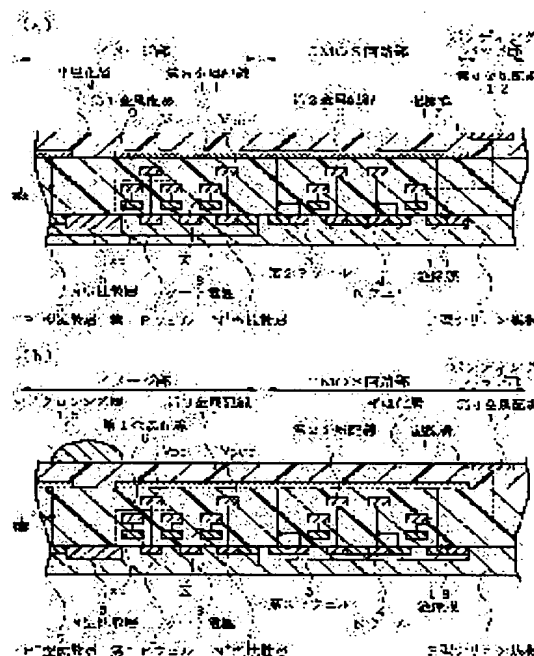
(22)Date of filing : 21.09.1999 (72)Inventor : NAKASHIBA YASUTAKA

## (54) SOLID STATE IMAGING DEVICE AND FABRICATION METHOD THEREOF

## (57)Abstract:

PROBLEM TO BE SOLVED: To solve the problem of a conventional solid state imaging device that microlenses formed at a lower part are dissolved into solvent, deformed or stripped because materials on bonding pads are removed by photoetching after formation of microlenses and then photoresist, used as a mask, is removed using the solvent.

SOLUTION: Since the upper part of a planarization layer 14 is flush with the upper part of a fourth metallization 12 serving as bonding pads, a photoetching step for removing materials on bonding pads is not required and thereby fabrication yield is prevented from lowering due to dissolution, deformation or stripping of microlenses.



## LEGAL STATUS

[Date of request for examination] 10.08.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3324581

[Date of registration] 05.07.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C): 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-94085

(P2001-94085A)

(43) 公開日 平成13年4月6日 (2001.4.6)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

デバイス (参考)

H 0 1 L 27/14

H 0 4 N 5/335

U 4 M 1 1 8

H 0 4 N 5/335

H 0 1 L 27/14

D 5 C 0 2 4

審査請求 有 請求項の数 7 O L (全 11 頁)

(21) 出願番号

特願平11-267335

(22) 出願日

平成11年9月21日 (1999.9.21)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 中柴 康▲隆▼

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100082935

弁理士 京本 直樹 (外2名)

Fターム (参考) 4M118 AA08 AA10 AB01 BA14 CA03

CA40 DD09 FA06 GB11 GB15

GD04 HA30

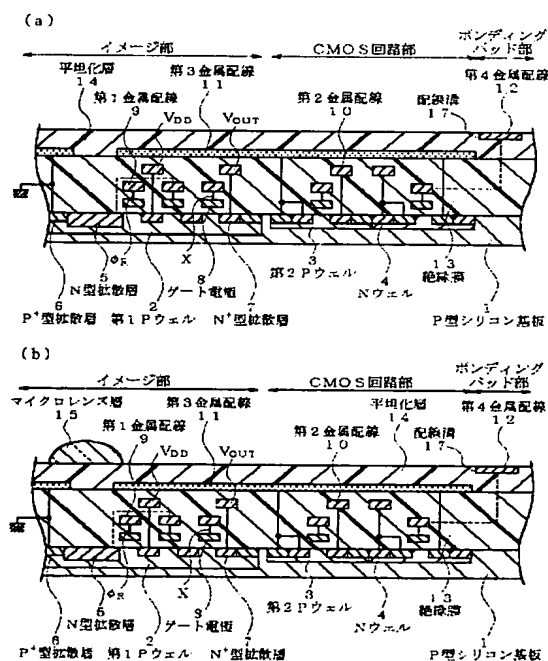
5C024 CA31 EA04 GA31

(54) 【発明の名称】 固体撮像装置及びその製造方法

(57) 【要約】

【課題】従来、固体撮像装置では、マイクロレンズを形成後、写真食刻法を用いてボンディングパッド上の材料を取り除き、その後マスクとして用いたフォトリソを溶剤を用いて除去しているため、この溶剤により下部に形成されているマイクロレンズが溶解したり、変形したり、剥がれたりすると言う問題点があった。

【解決手段】平坦化層14の上部と、ボンディングパッド部となる第4金属配線12の上部が同一の高さにあるため、写真食刻法を用いてボンディングパッド上の材料を取り除く工程を必要としないため、マイクロレンズの溶解、変形、剥がれ、による歩留まりの低下を抑制することができる。



## 【特許請求の範囲】

【請求項 1】 光電変換部を含む素子が形成された基板と、前記素子を覆う絶縁膜と、前記絶縁膜表面上から前記絶縁膜中の範囲の高さの内の所定の高さに設けられ、少なくとも前記光電変換部の上方に対応する領域に開口部を有する遮光膜と、前記遮光膜を含む前記絶縁膜を覆う平坦化膜と、前記平坦化膜の所定領域に掘られた溝と、前記溝に充填され、前記平坦化膜の表面と共に平坦化された表面を構成するボンディング用埋込電極と、前記平坦化膜上にあって、前記光電変換部の上方に対応する領域に形成されたマイクロレンズとから成ることを特徴とする固体撮像装置。

【請求項 2】 光電変換部を含む素子が形成された基板と、前記素子を覆う絶縁膜と、前記絶縁膜表面上から前記絶縁膜中の範囲の高さの内の所定の高さに設けられ、少なくとも前記光電変換部の上方に対応する領域に開口部を有する遮光膜と、前記遮光膜を含む前記絶縁膜を覆う平坦化膜と、前記平坦化膜の上に設けられたボンディング用金属電極と、前記平坦化膜上にあって、前記光電変換部の上方に対応する領域に形成されたマイクロレンズとから成ることを特徴とする固体撮像装置。

【請求項 3】 前記平坦化膜は、無機膜からなる請求項 1 又は 2 記載の固体撮像装置。

【請求項 4】 光電変換部を含む素子が形成された基板を用意し、前記素子を覆う絶縁膜及び遮光膜を、前記遮光膜が前記絶縁膜表面上から前記絶縁膜中の範囲の高さの内の所定の高さに位置し、かつ、少なくとも前記光電変換部の上方に対応する領域に開口部を有するべく形成し、前記遮光膜を含む前記絶縁膜を覆う平坦化膜を形成し、前記平坦化膜の所定領域に溝を掘り、前記溝をボンディング用金属電極で充填して、前記平坦化膜の表面全体を平坦化し、その後、前記平坦化膜上にあって、前記光電変換部の上方に対応する領域にマイクロレンズを形成することを特徴とする固体撮像装置の製造方法。

【請求項 5】 前記溝をボンディング用金属電極で充填して、前記平坦化膜の表面全体を平坦化する工程は、前記溝を含む前記平坦化膜にボンディング用金属を被着し、前記平坦化膜上の前記ボンディング用金属が除去されるまで前記ボンディング用金属を上方から研磨することにより行われる請求項 4 記載の固体撮像装置の製造方法。

【請求項 6】 光電変換部を含む素子が形成された基板を用意し、前記素子を覆う絶縁膜及び遮光膜を、前記遮光膜が前記絶縁膜表面上から前記絶縁膜中の範囲の高さの内の所定の高さに位置し、かつ、少なくとも前記光電変換部の上方に対応する領域に開口部を有するべく形成し、前記遮光膜を含む前記絶縁膜を覆う平坦化膜を形成し、前記平坦化膜上の所定領域にボンディング用金属電極を形成し、その後、前記平坦化膜上にあって、前記光電変換部の上方に対応する領域にマイクロレンズを形成

することを特徴とする固体撮像装置の製造方法。

【請求項 7】 前記ボンディング用金属電極を形成する工程と前記マイクロレンズを形成する工程との間にシンタリング処理を挿入する請求項 4、5 又は 6 記載の固体撮像装置の製造方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、マイクロレンズを有する固体撮像装置の構造と製造方法に関する。

【0002】

【従来の技術】光電変換された信号電荷を転送する転送層方式の従来の固体撮像装置は MOS 型と CCD 型に大別されていた。このような固体撮像装置、特に、CCD 型の固体撮像装置は、近年、カメラ一体型 VTR、デジタルカメラ、ファクシミリ等に使用されており、現在もなお特性向上のための技術開発が図られている。

【0003】CCD 型固体撮像装置は、画素対応の光電変換素子を 2 次元配列させた光電変換部を有し、この光電変換部によって電荷となった信号を垂直転送 CCD と水平転送 CCD で各画素の信号を順次読み出していくタイプである。

【0004】CMOS 型固体撮像装置は、垂直および水平転送に CCD を使用せず、メモリデバイスのようにアルミ線などで構成される選択線によって選択された画素を読み出すものである。

【0005】ここで、CCD 型固体撮像装置は、正負の複数の電源電位を必要とするのに比べ、CMOS 型固体撮像装置は、単一電源で駆動が可能であり、CCD 型固体撮像装置に比べて低消費電力・低電圧化が可能である。

【0006】さらに、CCD 型固体撮像装置は固有の製造プロセスを用いているために、CMOS 回路製造プロセスをそのまま適用することが難しいのに対して、CMOS 型固体撮像装置は、CMOS 回路製造プロセスを用いているために、プロセッサ、DRAM 等の半導体メモリ、論理回路等多用されている CMOS プロセスにより、論理回路やアナログ回路、アナログデジタル変換回路などを同時に形成してしまいうことができる。つまり、CMOS 型固体撮像装置は、半導体メモリやプロセッサと同一の半導体チップ上に形成したり、半導体メモリやプロセッサと生産ラインを共有することが可能である。

【0007】このような CMOS 型固体撮像装置のイメージセンサ部における従来の基本セルおよび論理回路部の一部を第 1 の従来例として図 4 (b) に示す。

【0008】図 4 (b) において、符号 1 は P 型シリコン基板、2 はイメージ部の第 1 P ウェル、3 は CMOS 回路部の第 2 P ウェル、4 は CMOS 回路部の N ウェル、5 はイメージ部のフォトダイオードとなる N 型拡散層、6 は P 型拡散層、7 は N 型拡散層、8 はゲート電極、9 は第 1 金属配線、10 は第 2 金属配線、31 は光

が入射する開口部を規定する遮光膜となる第3金属配線、33は絶縁膜、34は透明樹脂からなる平坦化層、35はマイクロレンズ層である。

【0009】CMOS型固体撮像装置のイメージ部の基本セルを図6に示す。図6において、符号51は制御用MOSFET、52はソースフォロワンプMOSFET、53は水平選択スイッチMOSFET、54はソースフォロワンプの負荷MOSFETである。その他は前述の図4(b)と同じである。

【0010】このような構成のCMOS型固体撮像装置は次のように動作する。

【0011】まず、図6(a)に示すように、制御用MOSFET51にハイパルスφRを印加することにより、イメージ部のフォトダイオードとなるN型拡散層5の電位を電源電圧VDDにセットして、このN型拡散層5の信号電荷をリセットする。

【0012】次に、図6(b)に示すように、ブルーミング防止のため制御用MOSFET51にローパルスφRを印加する。

【0013】信号電荷蓄積中、入射した光によりイメージ部のフォトダイオードとなるN型拡散層5下側の領域において電子・正孔対が発生すると、N型拡散層5の空乏層中に電子が蓄積されていき、正孔は第1Pウェル2を通して排出される。ここで、図6(b)において、電源電圧VDDより深い電位の格子状のハッチングで示す領域は、この領域が空乏化していないことを示している。このN型拡散層5下側の第1Pウェル2に形成される空乏層と、電源電圧VDDが印加されているN型拡散層7との間には、制御用MOSFET51による電位障壁が形成されているため、光電荷蓄積中においては、図6(b)に示すように、電子はN型拡散層5下に存在している。

【0014】続いて、蓄積された電子数に応じてN型拡散層5の電位が変動し、この電位変化をソースフォロワンプ動作でソースフォロワンプMOSFET52のソースを介して水平選択スイッチMOSFET53のドレインへ出力し、ソースフォロワンプの出力端子VOUTから出力することにより、線型性の良い光電変換特性を得ることができる。

【0015】このようなCMOS型固体撮像装置の製造方法を、図3～4を参照して説明する。

【0016】まず、P型シリコン基板1表面に選択的に第1Pウェル2、第2Pウェル3、Nウェル4、を形成する。続いて、イメージ部のフォトダイオードとなるN型拡散層5、P型拡散層6、N型拡散層7、ゲート電極8をそれぞれ周知の写真食刻法、ドライエッチング法及びイオン注入法を用いて形成する。

【0017】次に、イメージ部のフォトダイオードとなるN型拡散層5、P型拡散層6、N型拡散層7、ゲート電極8にパルスあるいは電位を供給し、また出力する

ための第1金属配線9、さらに第2金属配線10を絶縁膜33を介して形成する。次に、N型拡散層5上部に開口を有する遮光膜及びボンディングパッドとなる第3金属配線31を形成する。ここでは、遮光膜となる第3金属配線31を最上層配線として形成しているが、この構成に限定されることはなく、絶縁膜33を構成する層間絶縁膜のうち、下方に位置する層間絶縁膜の上に形成しても良い。

【0018】その後、金属配線の腐食防止のため、CVD法により酸化膜を200nm程度堆積させることにより、絶縁膜43を形成する。

【0019】次に、金属配線と拡散層、ゲート電極の接続部の活性化と、イメージ部のフォトダイオードとなるN型拡散層5のシリコン-酸化膜界面の界面準位を低減させることを目的として、450℃程度の温度でシンタリング処理する。続いて、金属配線端部のボンディングパッド部上の絶縁膜43をウェットエッチング技術により選択除去する(図3(a))。

【0020】さらに、透明樹脂をスピンコート法により塗布し、熱硬化させることにより、最終的に4μm程度の厚い透明樹脂からなる平坦化層34を形成する(図3(b))。

【0021】次に、感光性樹脂を同じくスピンコート法により平坦化層34上に2μm程度の膜厚で塗布し、写真食刻法を用いてパターンニングし、熱処理することで軟化させ、マイクロレンズ層35を形成する(図4(a))。

【0022】最後に、ボンディングパッド部上の平坦化層34を感光性レジストをマスクにしてドライエッチング法により除去することにより第1の従来例の固体撮像装置が得られる(図4(b))。

【0023】しかし、このような固体撮像装置では、ボンディングパッド部で行われるドライエッチングにより、光電変換部に行ったシンタリング処理により低減した界面準位が再度増加し、暗時ノイズレベルや白欠陥が増加するという欠点があった。

【0024】この対策として、下記のような構造が特開平8-330557公報に提案されているので、その製造方法を第2の従来例として、図5を用いて説明する。

【0025】図4(a)のN型拡散層5上部に開口を有する遮光膜及びボンディングパッド36となる第3金属配線31を形成する工程までは第1の従来例と同じであるので、同部位には同じ番号を付している。この工程終了後、全面にCVD法により酸化膜を4.5μm程度堆積させる。続いて、化学機械研磨法(CMP法)により酸化膜の表面を4μm程度の厚さまで研磨することにより表面を平坦化し、平坦化層44を形成する。その後、金属配線と拡散層、ゲート電極の接続部の活性化と、イメージ部のフォトダイオードとなるN型拡散層5のシリコン-酸化膜界面の界面準位を低減させることを目的と

して、450℃程度の温度でシンタリング処理する(図5(a))。

【0026】次に、平坦化層44の表面に感光性高分子樹脂をスピンコート法により2μm程度の膜厚で塗布し、写真食刻法を用いてパターンニングし、熱処理することで軟化させ、高分子樹脂からなるマイクロレンズ層45をN型拡散層5の上に対応させて形成する(図5(b))。

【0027】最後に、レジストをパターンニングしウェットエッチング法を用いて、ボンディングパッド部の平坦化層44の酸化膜を選択除去して、第3金属配線31を露出させ、第2の従来例の固体撮像装置が得られる(図5(c))。

【0028】

【発明が解決しようとする課題】しかしながら、上述した固体撮像装置では、マイクロレンズを形成後、写真食刻法を用いてボンディングパッド上の材料を取り除き、その後マスクとして用いたフォトレジストを溶剤を用いて除去しているため、この溶剤により下部に形成されているマイクロレンズが溶解したり、変形したり、剥がれたりすると言う問題点があった。

【0029】本発明の目的は、マイクロレンズの溶解、変形、剥がれ、の低減を図る固体撮像装置及びその製造方法を提供することにある。

【0030】

【課題を解決するための手段】本発明の第1の固体撮像装置は、光電変換部を含む素子が形成された基板と、前記素子を覆う絶縁膜と、前記絶縁膜表面上から前記絶縁膜中の範囲の高さの内の所定の高さに設けられ、少なくとも前記光電変換部の上方に対応する領域に開口部を有する遮光膜と、前記遮光膜を含む前記絶縁膜を覆う平坦化膜と、前記平坦化膜の所定領域に掘られた溝と、前記溝に充填され、前記平坦化膜の表面と共に平坦化された表面を構成するボンディング用埋込電極と、前記平坦化膜上にあって、前記光電変換部の上方に対応する領域に形成されたマイクロレンズとから成ることを特徴とする。

【0031】本発明の第2の固体撮像装置は、光電変換部を含む素子が形成された基板と、前記素子を覆う絶縁膜と、前記絶縁膜表面上から前記絶縁膜中の範囲の高さの内の所定の高さに設けられ、少なくとも前記光電変換部の上方に対応する領域に開口部を有する遮光膜と、前記遮光膜を含む前記絶縁膜を覆う平坦化膜と、前記平坦化膜の上に設けられたボンディング用金属電極と、前記平坦化膜上にあって、前記光電変換部の上方に対応する領域に形成されたマイクロレンズとから成ることを特徴とする。

【0032】又、上記第1、2の固体撮像装置において、前記平坦化膜は、無機膜からなることを特徴とする。

【0033】次に、本発明の第1の固体撮像装置の製造方法は、光電変換部を含む素子が形成された基板を用意し、前記素子を覆う絶縁膜及び遮光膜を、前記遮光膜が前記絶縁膜表面上から前記絶縁膜中の範囲の高さの内の所定の高さに位置し、かつ、少なくとも前記光電変換部の上方に対応する領域に開口部を有するべく形成し、前記遮光膜を含む前記絶縁膜を覆う平坦化膜を形成し、前記平坦化膜の所定領域に溝を掘り、前記溝をボンディング用金属電極で充填して、前記平坦化膜の表面全体を平坦化し、その後、前記平坦化膜上にあって、前記光電変換部の上方に対応する領域にマイクロレンズを形成することを特徴とし、前記溝をボンディング用金属電極で充填して、前記平坦化膜の表面全体を平坦化する工程は、前記溝を含む前記平坦化膜にボンディング用金属を被着し、前記平坦化膜上の前記ボンディング用金属が除去されるまで前記ボンディング用金属を上方から研磨することにより行われる、というものである。

【0034】次に、本発明の第2の固体撮像装置の製造方法は、光電変換部を含む素子が形成された基板を用意し、前記素子を覆う絶縁膜及び遮光膜を、前記遮光膜が前記絶縁膜表面上から前記絶縁膜中の範囲の高さの内の所定の高さに位置し、かつ、少なくとも前記光電変換部の上方に対応する領域に開口部を有するべく形成し、前記遮光膜を含む前記絶縁膜を覆う平坦化膜を形成し、前記平坦化膜上の所定領域にボンディング用金属電極を形成し、その後、前記平坦化膜上にあって、前記光電変換部の上方に対応する領域にマイクロレンズを形成することを特徴とする。

【0035】又、上記第1、2の固体撮像装置の製造方法において、前記ボンディング用金属電極を形成する工程と前記マイクロレンズを形成する工程との間にシンタリング処理を挿入する、というものである。

【0036】

【発明の実施の形態】本発明の実施形態を、図1を参照しながら説明する。図1は、本発明の第1の実施形態に係る固体撮像装置の製造方法を工程順に示す断面図である。

【0037】ここで、ゲート電極、配線等の保護絶縁膜或いは層間絶縁膜となる絶縁膜13の、表面より下の部分は従来例の構造と同じであるので、同じものには同じ符号を付している。第1の従来例の図3(a)に示す絶縁膜13を形成した後、N型拡散層5上部に開口を有する遮光膜を兼ねる第3金属配線11を形成する(この時、ボンディングパッドを形成しない点で第1の従来例と異なる)。その後、全面にCVD法により酸化膜を4.5μm程度堆積させる。

【0038】続いて、酸化膜に配線溝17を形成し、スパッタ法でアルミニウム膜を埋め込んだ後、化学機械研磨法(CMP)を施し(一般に、ダマシン法と呼ばれている。)、酸化膜の表面を4μm程度の厚さまで研磨

し、表面を平坦化することにより平坦化層 14 を形成すると共に、ボンディングパッドとなる第 4 金属配線 12 を形成する。これにより、酸化膜からなる平坦化層 14 の上部と、ボンディングパッド部となる第 4 金属配線 12 の上部が同一の高さに形成される。その後、金属膜配線と拡散層、ゲート電極の接続部の活性化と、イメージ部のフォトダイオードとなる N 型拡散層 5 のシリコン-酸化膜界面の界面準位を低減させることを目的として、450℃程度の温度でシンタリング処理する(図 1 (a))。

【0039】最後に、平坦化層 14 の表面に感光性高分子樹脂をスピンコート法により 2 μm 程度の膜厚で塗布し、写真食刻法を用いてパターンニングし、熱処理することで軟化させ、高分子樹脂からなるマイクロレンズ層 15 を N 型拡散層 5 の上方に対応させて形成することにより本発明の第 1 の実施形態の CMOS 型固体撮像装置を得る(図 1 (b))。

【0040】本発明の第 1 の実施形態では、平坦化層 14 の上部と、ボンディングパッド部となる第 4 金属配線 12 の上部が同一の高さにあるため、従来例に比べマイクロレンズを形成後、写真食刻法を用いてボンディングパッド上の材料を取り除く工程を必要としないため、マイクロレンズの溶解、変形、剥がれ、による歩留まりの低下を抑制することができる。

【0041】次に、本発明の第 2 の実施形態に係る固体撮像装置の製造方法を、図 2 の断面図を参照して工程順に説明する。

【0042】ここで、遮光膜を兼ねる第 3 金属配線 11 の形成までは第 1 の実施形態と同じであるので、同じものには同じ符号を付している。

【0043】第 1 の実施形態で示したように、図 1 (a) の N 型拡散層 5 上部に開口を有する遮光膜を兼ねる第 3 金属配線 11 を形成した後、全面に CVD 法により酸化膜を 4.5 μm 程度堆積させる。

【0044】続いて、化学機械研磨法(CMP)を施し、酸化膜の表面を 4 μm 程度の厚さまで研磨し、表面を平坦化することにより平坦化層 24 を形成する。さらに、下部配線との接続のためのスルーホール(図示せず)を開口した後、スパッタ法でアルミニウム膜を形成し、写真食刻法、エッチング法を用いてボンディングパッドとなる第 4 金属配線 22 を形成する。その後、金属配線と拡散層、ゲート電極の接続部の活性化と、イメージ部のフォトダイオードとなる N 型拡散層 5 のシリコン-酸化膜界面の界面準位を低減させることを目的として、450℃程度の温度でシンタリング処理する(図 2 (a))。

【0045】最後に、平坦化層 24 の表面に感光性高分子樹脂をスピンコート法により 2 μm 程度の膜厚で塗布し、写真食刻法を用いてパターンニングし、熱処理することで軟化させ、高分子樹脂からなるマイクロレンズ層 2

5 を N 型拡散層 5 の上方に対応させて形成する(図 2 (b))。

【0046】本発明の第 2 の実施形態では、平坦化層の上部より、ボンディングパッド部となる第 4 金属配線 22 の上部が高く形成されているため、従来例に比べマイクロレンズを形成後、写真食刻法を用いてボンディングパッド上の材料を取り除く工程を必要としないため、マイクロレンズの溶解、変形、剥がれ、による歩留まりの低下を抑制することができる。

【0047】なお、本発明は上記各実施形態に限定されず、例えば、遮光膜は上記各実施形態においては、平坦化膜の直下に形成されたが、絶縁膜を構成する層間絶縁膜のうちのいずれかの層の上に形成されていても良く、本発明の技術思想の範囲内において、各実施形態は適宜変更され得ることは明らかである。

【0048】

【発明の効果】以上説明したように本発明の第 1 の実施形態によれば、平坦化層の上部と、ボンディングパッド部となる金属膜の上部が同一の高さにあるため、従来例に比べマイクロレンズを形成後、写真食刻法を用いてボンディングパッド上の材料を取り除く工程を必要としないため、マイクロレンズの溶解、変形、剥がれ、による歩留まりの低下を抑制することができるという効果がある。

【0049】また、本発明の第 2 の実施形態では、平坦化層の上部より、ボンディングパッド部となる金属膜の上部が高く形成されているため、従来例に比べマイクロレンズを形成後、写真食刻法を用いてボンディングパッド上の材料を取り除く工程を必要としないため、マイクロレンズの溶解、変形、剥がれ、による歩留まりの低下を抑制することができるという効果がある。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施形態の固体撮像素子の製造方法を、製造工程順に示す製造フローである。

【図 2】本発明の第 2 の実施形態の固体撮像素子の製造方法を、製造工程順に示す製造フローである。

【図 3】第 1 の従来例の固体撮像素子の製造方法を、製造工程順に示す製造フローである。

【図 4】図 3 に続く工程を示す断面図である。

【図 5】第 2 の従来例の固体撮像素子の製造方法を、製造工程順に示す製造フローである。

【図 6】CMOS 型固体撮像素子の回路構成及び回路動作を説明するための模式図である。

【符号の説明】

- 1 P 型シリコン基板
- 2 第 1 P ウェル
- 3 第 2 P ウェル
- 4 N ウェル
- 5 N 型拡散層
- 6 P' 型拡散層

\*

- \* 15、25、35、45      マイクロレンズ層
- 17      配線溝
- 36      ボンディングパッド
- 51      制御用MOSFET
- 52      ソースフォロアンプMOSFET
- 53      水平選択スイッチMOSFET
- 54      ソースフォロアンプの負荷MOSFET

(a)

Image section: 平坦化層 14, 第1金属配線 9, 第3金属配線 11

CMOS circuit section: 第2金属配線 10, 配線溝 17, 第4金属配線 12

Bonding pad section: ボンディングパッド部

Other labels:  $V_{DD}$ ,  $V_{OUT}$ ,  $\phi_R$ , X, 第2 Pウェル 3, 第1 Pウェル 2, Nウェル 4, 絶縁膜 13, P型シリコン基板 1, N型拡散層 5, ゲート電極 8, P+型拡散層 6, N+型拡散層 7

(b)

Image section: マイクロレンズ層 15, 第1金属配線 9, 第3金属配線 11

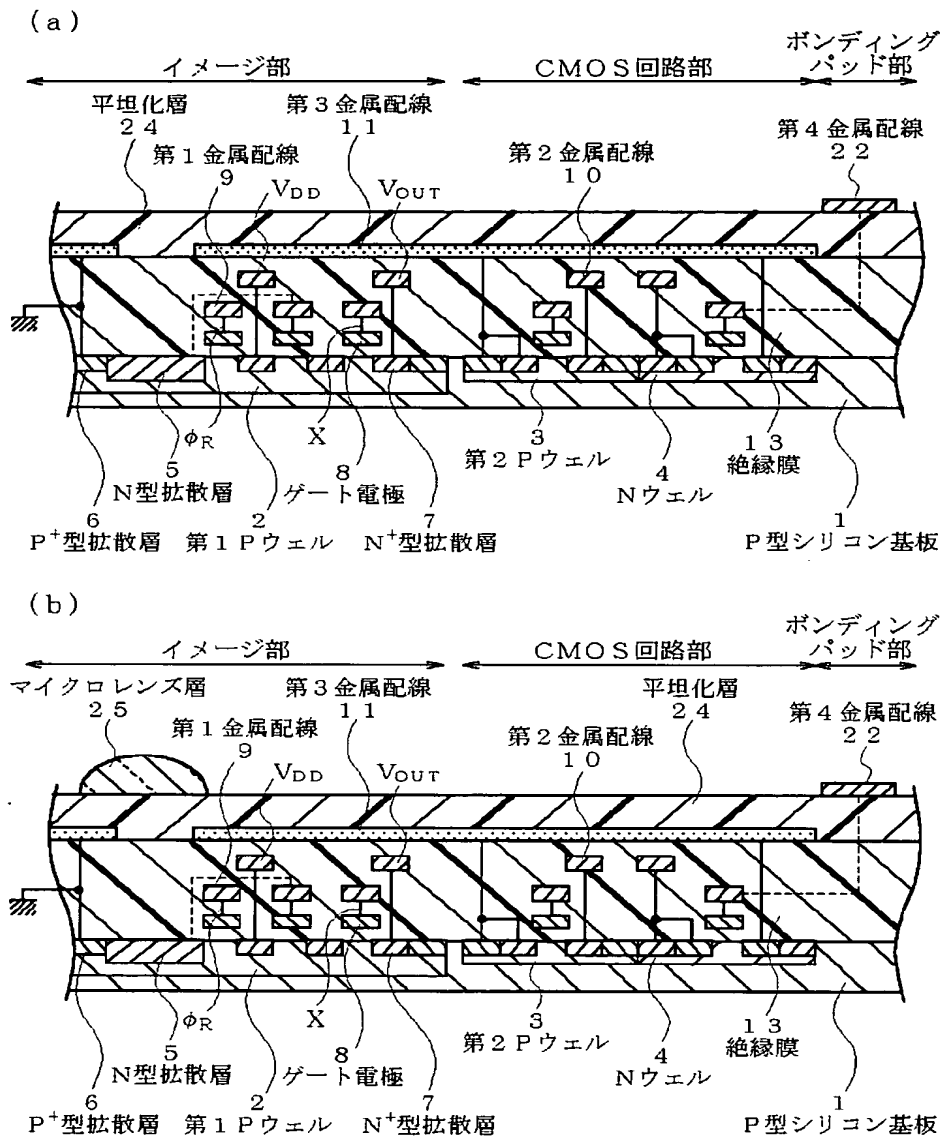
CMOS circuit section: 平坦化層 14, 第2金属配線 10, 配線溝 17, 第4金属配線 12

Bonding pad section: ボンディングパッド部

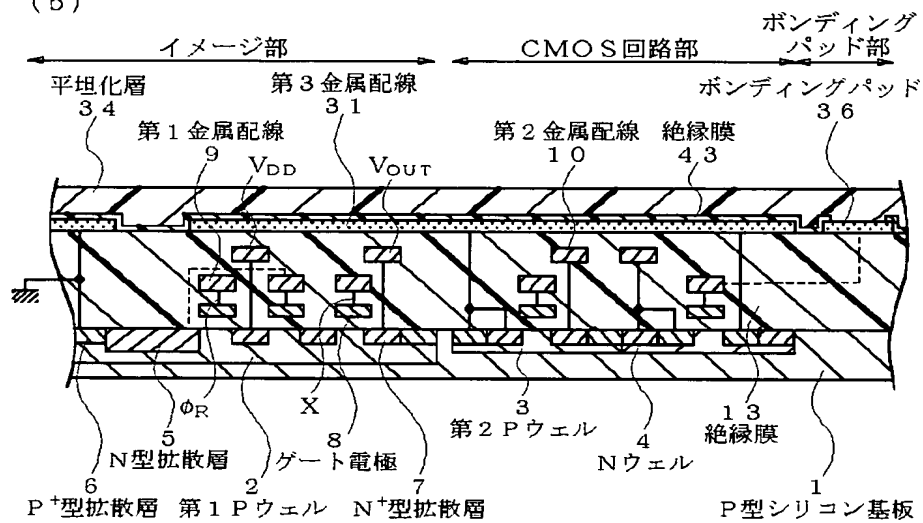
Other labels:  $V_{DD}$ ,  $V_{OUT}$ ,  $\phi_R$ , X, 第2 Pウェル 3, 第1 Pウェル 2, Nウェル 4, 絶縁膜 13, P型シリコン基板 1, N型拡散層 5, ゲート電極 8, P+型拡散層 6, N+型拡散層 7



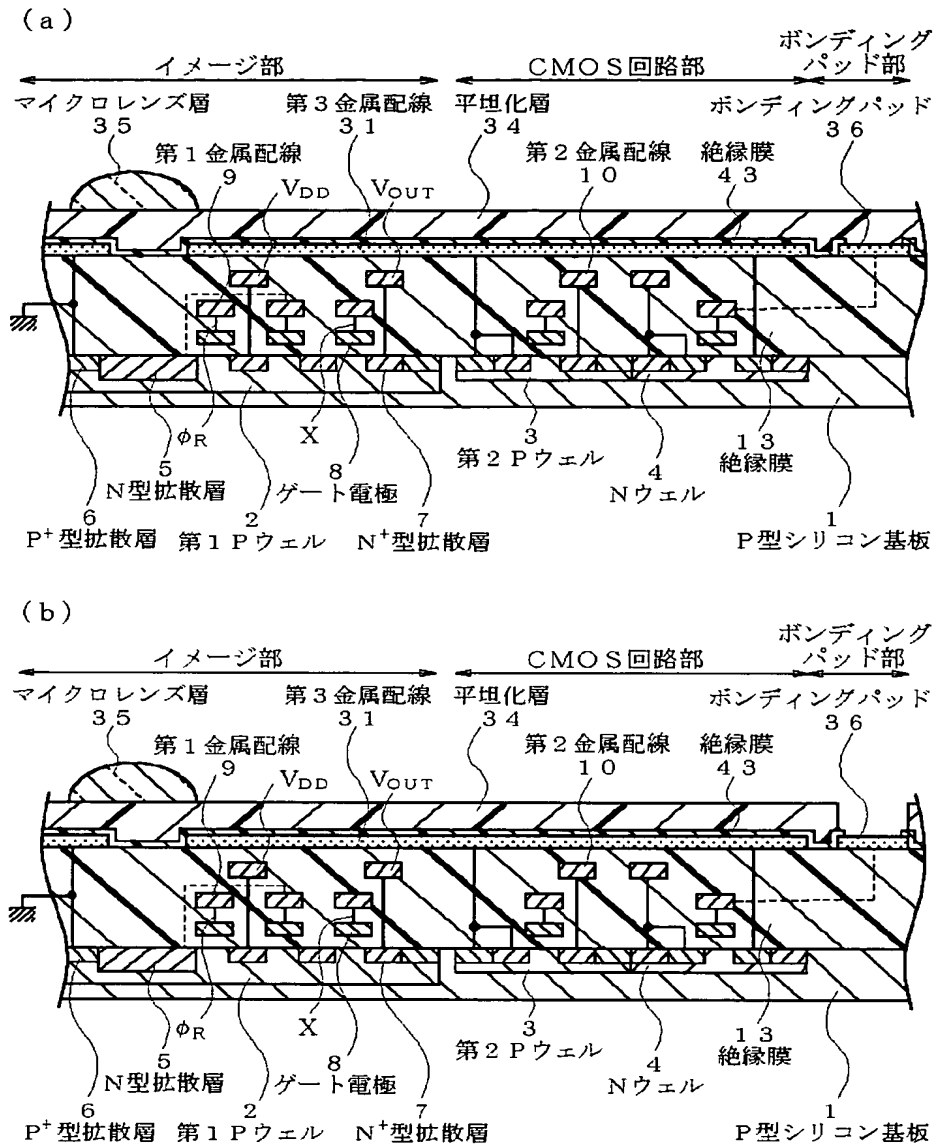
【図2】



( a )



【図4】





( a )

